



ARISTA

宇宙線とネットワーク機器との戦い

Shishio Tsuchiya

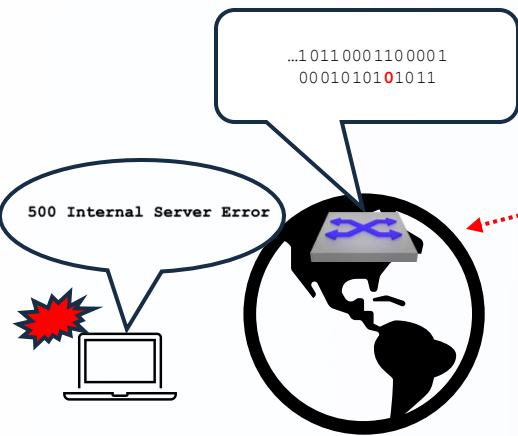
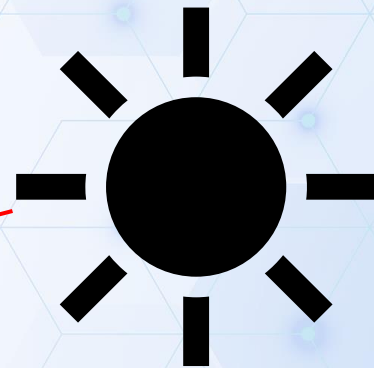
shtsuchi@arista.com

パリティハンドルとはなにか？



- ネットワーク機器を含む電子デバイスはSEU(Single Event Upset:ビット反転)に非常に脆弱
- SEUを引き起こす一般的な要因は宇宙からの宇宙線
- ほとんどの粒子は大気圏で吸収されるが、一部は地表に到着

パリティハンドルとはなにか？



- その粒子が地球上にある電子機器に衝突し、0を1に反転
- それが転送用のASICの場合パケットドロップ/誤ったトラフィック転送/正常動作不能などが起こり得る

実際にSEUが起こったとされてる例

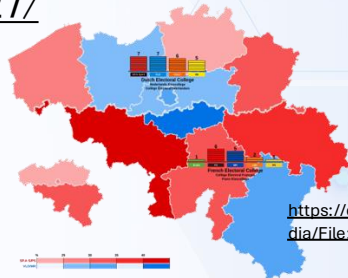
https://en.wikipedia.org/wiki/Single-event_upset

- 2003年ベルギーの電子投票
 - 4096票の余計に投票を獲得した
- 2008年10月7日カンタス航空72便
 - 高度37,000フィート上空で、同機の3基の航空データ慣性参照ユニット (ADIRU) のうち1基が誤ったデータを送信。急降下の命令をだされ、乗員乗客に重傷を負わせた

<https://japan.cnet.com/article/20389527/>



https://en.wikipedia.org/wiki/Single-event_upset#/media/File:Airbus_A330-303_Qantas_AN743607.jpg



https://en.wikipedia.org/wiki/2003_Belgian_federal_election#/media/File:2003_Belgium_Senate_election.svg

実際にSEUが起こったとされてる例 - 日本 -

- テレビ朝日のマスター機器故障、原因が「中性子線の影響」と判明

<https://www.asahi.com/articles/ASSC82H6TSC8UCVL036M.html>

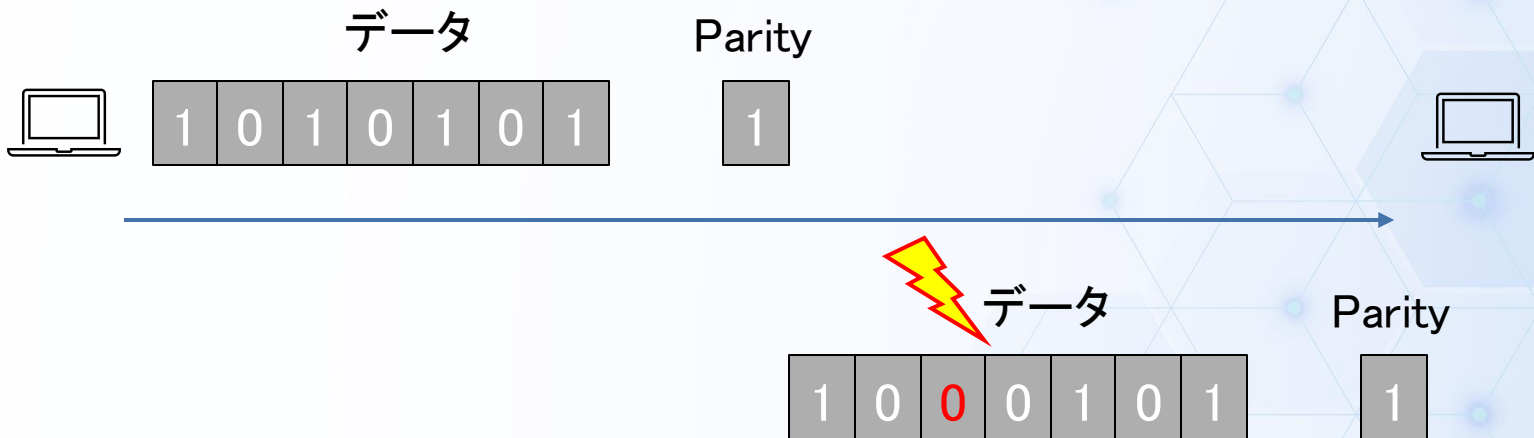
<https://xtech.nikkei.com/atcl/nxt/column/18/00989/022700170/>

- テレビ朝日で2024年7月23日夜にマスター設備が故障し、CM放送やBS朝日で番組の放送が中断
- マスター設備内のネットワークスイッチのメモリエラーにより大量なデータが流れた



SEUからの保護 パリティビット

https://en.wikipedia.org/wiki/Parity_bit

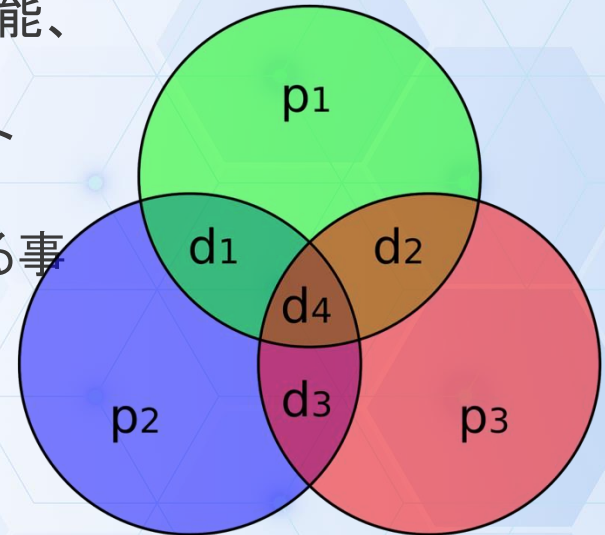
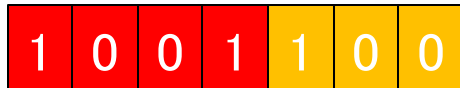


- 偶数パリティ1/奇数パリティ0をつける
- 受信側ではパリティビットを見てデータ部分が偶数である事を期待する
- $1+0+0+0+1+0+1=3 \quad 3 \bmod 2=1$
- 期待値は偶数で余りは0なのでビット反転が起きてる事を検出する

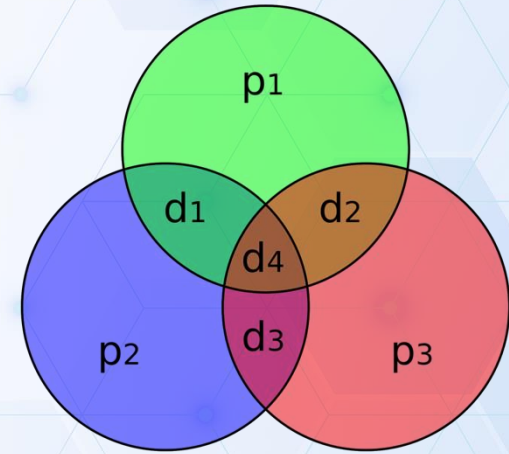
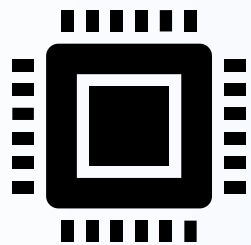
SEUからの保護 ECC Error Correction Codes ハミング符号

https://en.wikipedia.org/wiki/Hamming_code

- Hamming(7,4) code トータル7bit パリティビット3bit
- d1はp1とp2が受け持つ、複数ビットの誤り検出が可能、修正は1ビットのみしかできない
- 111,110,101,011と情報ビットを表し、1立ってる3ビットデータをXOR(排他的論理和)かける
- 受信側では受信ビットと符号化ビットをXOR演算する事でビット反転を検知する事が出来る

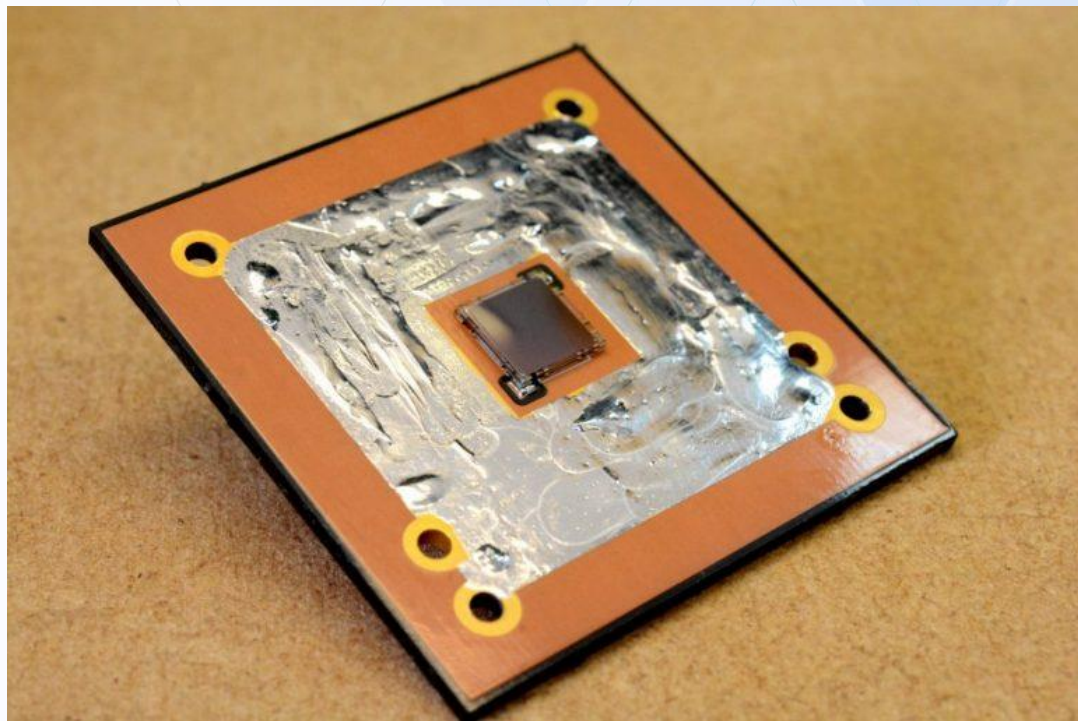


フォワーディングASICのSEU保護

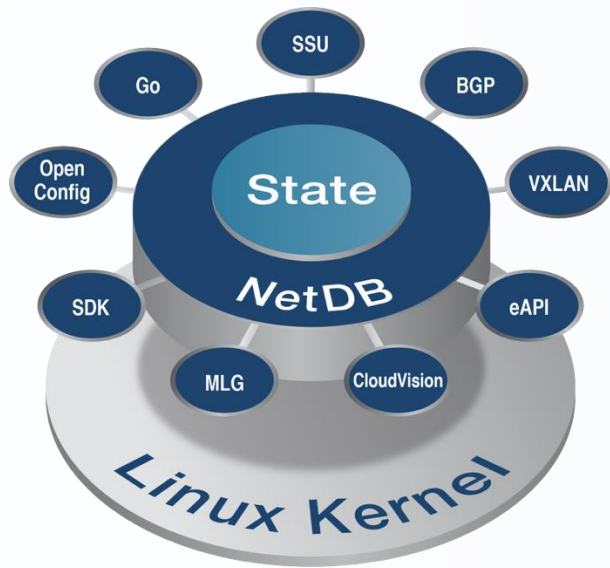


- スイッチングチップではパリティやECC付きメモリを使う事によって基本的にSEUを検知する事が出来るが、すべてを修復する事は難しい
- 修正する為のソフトウェアが必要

ソフトウェア 対策の実例 Arista EOS

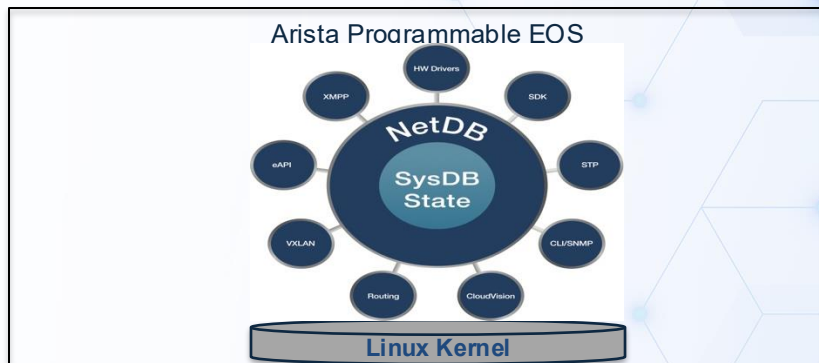


Arista EOSアーキテクチャー



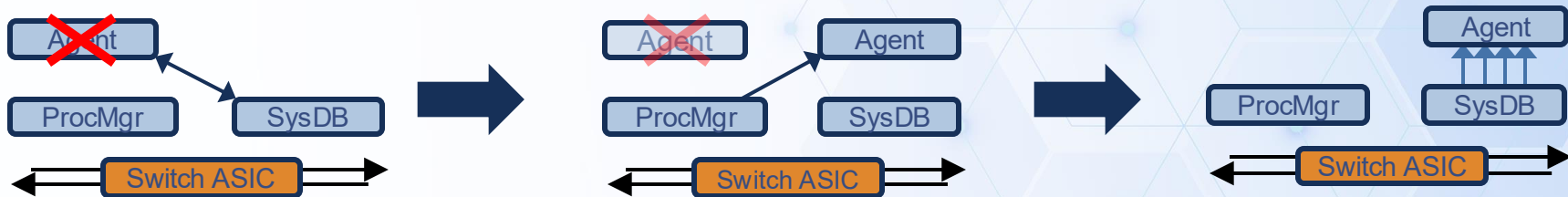
- ▶ Linuxカーネル – Fedora/CentOS/Almaのイメージを変更せずに使用し、bashへのフルアクセスを提供
- ▶ エージェント – 各プロセスはそれぞれユーザ・アドレス・スペースで動作
- ▶ Sysdb – 各エージェントの状態情報を保持する（データベース的な存在）
- ▶ Publish / Subscribeモデル – Sysdbにより各エージェントの状態の更新を他のエージェントに伝達

回復性- EOSのソフトウェア・アーキテクチャ

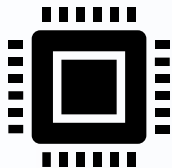


EOSの回復性:

- サービス無停止でのパッチの適用 – システム全体を停止することなく個別のプロセスのアップグレードが可能
- 障害の局所化 :Software Fault Containment (SFC)
- 障害の修復: Stateful Fault Repair (SFR)

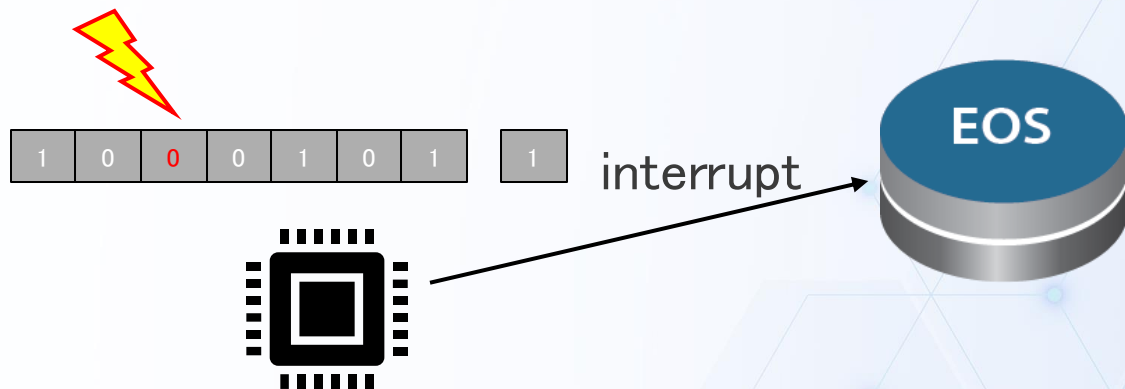


Parity/ECC error handling



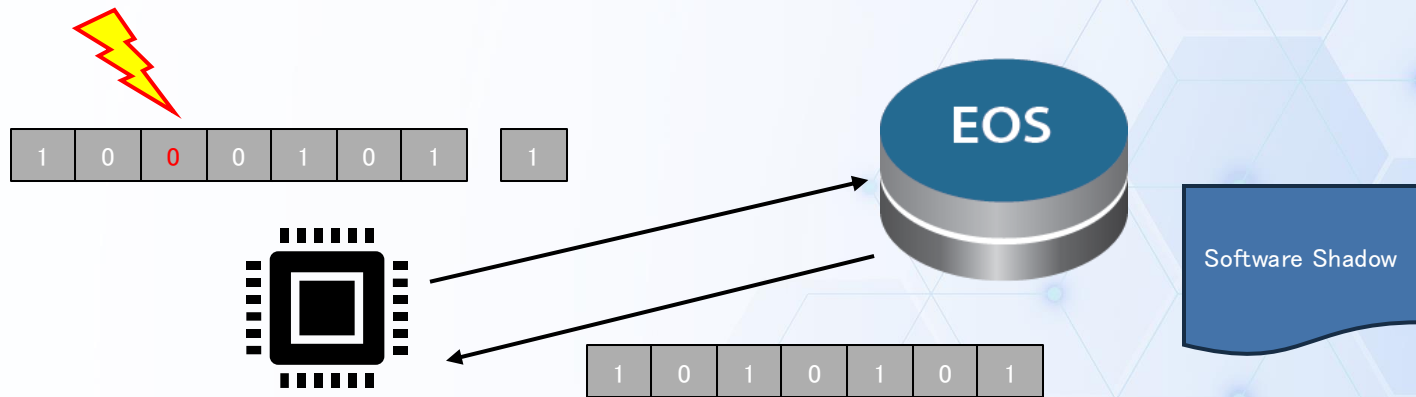
- パリティ付きのメモリなどでエラーは検知出来る。修正は出来ない

Parity/ECC error handling



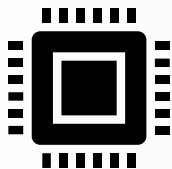
- ハードウェアによりSEUを検出
- EOSにinterrupt処理をかける

Parity/ECC error handling



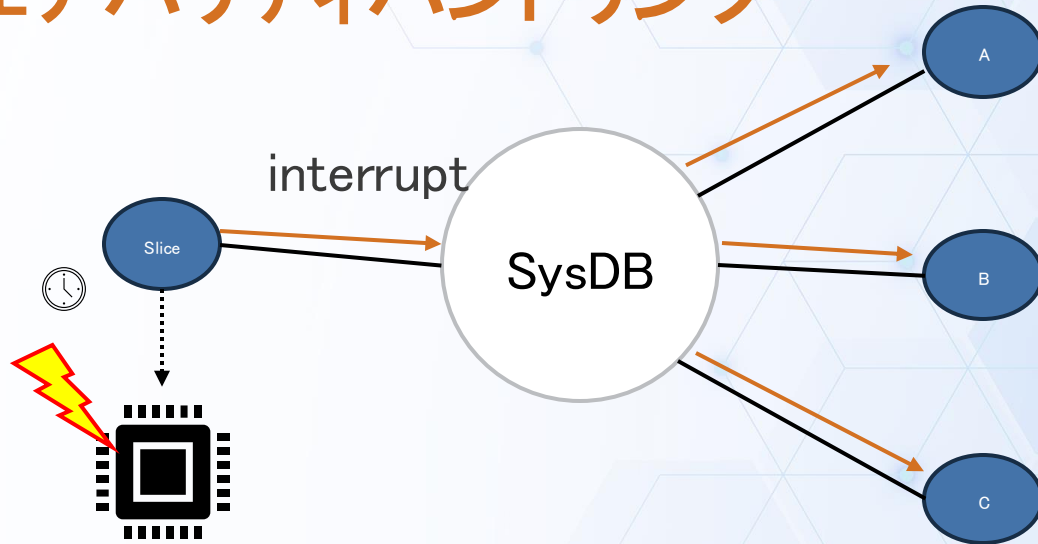
- ソフトウェアでエントリーの正しい値を特定
- メモリ全体を修正をかける
- 修正可能なECCエラーの場合、ログを記録しハードウェアに書き込む

Parity/ECC error handling



- 修正され正しい値で再びハードウェアに保持される

ソフトウェアパリティハンドリング

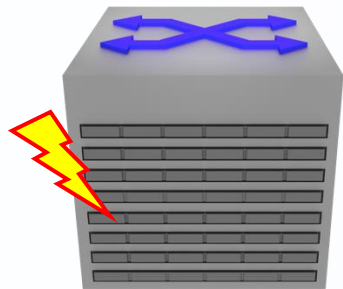


- ハードウェアはSEUを検知/割り込み処理要求のbitを立てる
- Slice Agentは定期的にそのbitを確認
- bitを確認すると、logを記載し、SysDBに割り込み処理を行う
- 他のAgentも各ハードウェアテーブルに対するエラー処理の責任を持つため、通知を受け取り、関係の無いものは無視される

Troubleshooting Parity Errors

- すべての電子機器ではSEU/パリティエラーは予測不能で起こり得る
- ほとんどの電子デバイスは可能であればこのエラーを自動的に修正する
- アーキテクチャーを説明したようにArista EOSはパリティエラーの存在と修正した事をすぐ知らせる事が出来る
- 次ページから実際に発生したパリティエラーのSyslogとそのアクションに関して説明する

FPGAのエラー

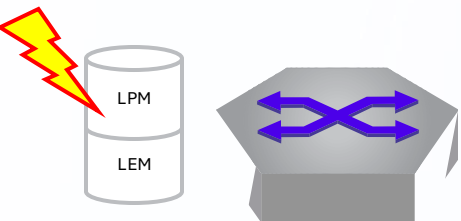


```
FpgaAgent: %HARDWARE-3-FPGA_ERROR: Hardware error occurred on an FPGA in the card Linecard3. Reason: CRC error pin Zuma0CrcErr asserted due to corrected error. Power cycle the card to clear the error
```

```
FpgaAgent: %HARDWARE-3-FPGA_ERROR_SYSTEM: Hardware error occurred on an FPGA in the system. Reason: CRC error. Power cycle the system to clear the error.
```

- 3スロット目のラインカードのFPGA/SCD (System Control Device)でビット反転を検知した
- システム上重要な機能はごく一部な為、重要な障害に起こる事は少ないが続くようであればメンテナンスウィンドウ中の再起動などが必要になる

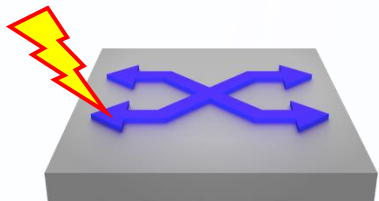
フォワーディングチップのエラー



```
SandFap: %SAND-3-INTERRUPT_OCCURRED: Interrupt JERP_INT_KAPS_ECC_1B_ERR_INT on Jericho4/0. KAPS ECC error in block 5
```

- ハードウェアの転送テーブル上のLPMで1ビットのECCエラーが発生
- 修正された為パフォーマンスの影響は無い
- エラーが続くようであればメンテナンスウィンドウ中の再起動などを考慮

PCIeのエラー

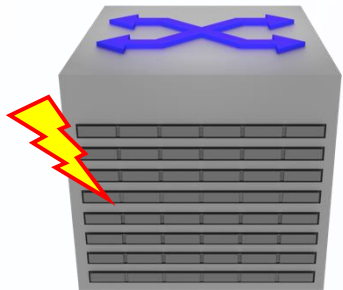


```
PciBus: %HARDWARE-3-PCIE_FATAL_ERROR: Uncorrectable Fatal PCIe Error detected.  
PCI device name: SwitchlowerPlx8717Switch:BridgeBr1, address: 02:01.0, error  
count: 1
```

```
PciBus: %HARDWARE-4-PCIE_NONFATAL_ERROR: Uncorrectable Non-Fatal PCIe Error  
detected. PCI device name: Jericho0, address: 02:00.0, error count: 2.
```

- システムバスであるPCIeでエラーが発生し、修正出来なかった
- 未修正のエラーは内部通信の障害を引き起こす可能性がある
- メンテナンスウィンドウ中に再起動を行い、経過モニターする

フォワーディングチップのエラー

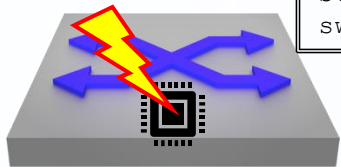


```
Mar 31 12:57:03 switch1 Strata: %HARDWARE-6-PERR_CORRECTED: SDK corrected a parity error in a Strata switching ASIC (chip: Linecard7/0, table: 5256 (MMU_PKT_LINK), index: 2612, address: 0x10020a34)
```

- LC7 ASIC0でエラーが発生し、それを修正した
- indexとaddressで同じエラーが繰り返されていないかを確認出来る
- 繰り返しメッセージが起きているようであれば、メンテナンスウィンドウ中の再起動を実施する。モジュラー型の場合は下記でLCをリロードする

```
switch#platform trident Lincecard7/0 reset
```

フォワーディングチップのエラー



```
Strata: %HARDWARE-4-PERR_FATAL: Fatal register parity error occurred in a Strata switching ASIC
```

- Fatal(致命的な)パリティエラーはクラッシュを意味するわけではない。自身で修復が出来なかったエラーを検知した事を意味する
- メンテナンスウィンドウ中に再起動をする

まとめ

- すべての電子デバイスに起こり得るSEUとその対策に関して説明
- ネットワーク機器を例に取り、その対策とアーキテクチャーを共有
- 実際のパリティエラーの検知と修正の例を説明

議論

- 実際にあったパリティエラーの例と経験談を共有出来ますか？
- またその後の対策を共有出来ますか？
- その対策は**技術的/論理的**に意味ありますか？
- 所属/お名前を**言わなくても良い**のでマイク前に共有ください
- また議論中は撮影禁止/SNS投稿禁止/オフレコとします



參考資料

- Troubleshooting Parity Errors
 - <https://arista.my.site.com/AristaCommunity/s/article/Troubleshooting-Parity-Errors>
- Single Event Upset (SEU) handling on 7280/7500 Series
 - <https://www.arista.com/en/support/toi/eos-4-25-1f/14639-single-event-upset-seu-handling-on-7280-7500-series>
- Troubleshooting Reloads due to SEU
 - <https://arista.my.site.com/AristaCommunity/s/article/Troubleshooting-Reloads>
- Health monitoring of free buffer counts
 - <https://www.arista.com/en/support/toi/eos-4-24-2f/14558-health-monitoring-of-free-buffer-counts>
- Single Event Upset Wikipedia
 - https://en.wikipedia.org/wiki/Single-event_upset

参考資料

- 世界で初めて半導体ソフトウェアを引き起こす中性子のエネルギー特性を測定
～宇宙・他惑星などあらゆる環境での中性子起因ソフトウェア故障数を算出可能
に～(NTT研究所/名古屋大学/北海道大学)
 - <https://group.ntt.jp/newsrelease/2020/11/25/201125a.html>
 - <https://www.youtube.com/watch?v=nPWsmpF9qiY>
- 米国ロスアラモス国立研究所ロスアラモス中性子科学センター(LANSE)
 - <https://lansce.lanl.gov/>
- Intel Single Event Upsets (SEU)
 - <https://www.intel.com/content/www/us/en/support/programmable/support-resources/quality/seu.html>
- AMD Soft Error Mitigation (SEM) Core
 - <https://www.amd.com/en/products/adaptive-socs-and-fpgas/intellectual-property/sem.html>

ARISTA

Thank You

www.arista.com

